

氏 名	杉本 俊貴
授 与 学 位	博士(工学)
学 位 記 番 号	博甲第165号
学 位 授 与 年 月 日	平成30年3月16日
学 位 授 与 の 要 件	学位規則第4条第1項
学 位 論 文 題 目	確率的フラッシュAD変換器の設計手法に関する研究
論 文 審 査 委 員	主査 教 授 谷 本 洋 教 授 榎 坂 俊 雄 准教授 吉 澤 真 吾 教 授 黒 河 賢 二 弓 准教授 武 山 真 一

### 学位論文内容の要旨

無線通信は従来有線通信でまかなわれていた領域を急速に置き換えることで発展し続けている。この背景には、LSIプロセス微細化による低消費電力化と高性能化の恩恵がある。特にデジタル回路による信号処理は微細化によって飛躍的に性能が向上した。そのため、現実世界のアナログ信号をデジタル信号に変換し、微細化の恩恵を活かした信号処理を行うことが大きな流れになっている。しかし、微細化に伴ってバラツキや信号ダイナミックレンジの減少の影響が顕在化しており、アナログ領域とデジタル領域の変換を担うアナログデジタル変換器(ADC)の設計が困難となっている。したがって微細化の恩恵を享受するために、微細プロセスで動作するADCの実現が重要な課題となっている。

このような状況にあって、バラツキの存在を前提としたADCとして確率的フラッシュADC(SFADC)が注目されている。従来のADCは出力精度を確保するためにバラツキを抑圧しているが、これは消費電力の増加と変換速度の低下を伴う。SFADCではバラツキを抑圧せず、積極的に利用した統計的手法によって精度を得ている。そのため、バラツキは回路機能の一部であり、微細化に対応可能なADCを実現できるから、変換速度を損なわず、消費電力の増加も少ないと期待される。

上記の期待にも関わらず、量子化雑音電力の統計的性質に代表される基本的なADCの特徴や、所望の精度を実現するためのパラメータの設計手法が明確ではなかった。そこで、本研究では上記のような特徴を持つSFADCの設計手法確立を目的として研究を行った。

はじめに、既存のADCとSFADCの比較を行い、通常のADCと異なりSFADCは量子化雑音と入力信号に強い相関があるという重要な問題があることを明らかにした。つづいて、SFADCの詳細な解析を行い、基本的な動作原理と変換精度に関する諸問題の関係を明らかにした。これらの結果を基に、SFADCのモデルを構築した。

次に、構築したモデルをもとにSFADCの設計理論の構築を行った。本研究では、所望の精度を実現するための方法を解析的に明らかにし、期待値のみならず最低精度を保証する方法も示した。さらに、SFADCの本質的問題である非線形性を改善し制御するための線形化手法を提案した。また、線形性を評価する方法についても示し、線形化手法と評価手法を組み合わせることで必要な精度に合わせた線形性を実現可能にする設計パラメータの決定法を明らかにした。

さらに、提案した設計理論に基づいてLSIの回路設計と試作を行い設計理論の検証と、SFADCの実現可能性を回路シミュレーションと実測の両面から検討した。

結論として、本研究によりプロセスの微細化に追従可能で、製造バラツキに対して頑健な高速SFADCの実現可能性が示された。

## 論文審査結果の要旨

LSI 微細化の急速な進展に伴い、デジタル LSI は高速化・低消費電力化の恩恵を享受し、現在では主要な信号処理がデジタル領域で行われるようになっている。しかし、現実世界におけるセンサ出力信号等はアナログであるため、これをデジタル信号に変換する AD 変換器の高性能化が求められている。しかし、微細化により LSI を構成する素子特性バラツキが相対的に増加してアナログ処理精度が低下しているため、従来はバラツキによる精度低下を避けるため消費電力を犠牲にしており、現状の高速AD 変換器は微細化の恩恵を十分に活かせていない。

本論文は、高速AD 変換器の設計・製造で問題となっている素子バラツキを抑圧するのではなく、必要不可欠な回路機能として利用する確率的フラッシュ AD 変換器(SFADC)の設計手法に関するものである。従来 SFADC の試作例はあるものの、どのように設計すれば必要な性能が得られるかの設計論が欠けていた。申請者は SFADC 設計上の主な問題点が(1)狭い線形入力範囲と、(2)量子化雑音が入力信号と大きな相関を持つ点にある事を明確にした。次にこれらを解決するため SFADC を複数の群に分割し、各群に等間隔の参照電圧を与える線形化手法と、各群をランダムに入れ替えて量子化雑音を無相関化する手法を提案した。さらに、提案手法は線形化と無相関化を同時に達成できる利点を有する事も示した。最後に、提案手法に基づいて実際に 5 ビット・1GHz の SFADC を LSI として設計し、回路シミュレーションによって提案手法の有効性を確認している。

これを要するに、申請者は高速 AD 変換器の高精度化・低消費電力化に貢献する確率的フラッシュ AD 変換器の設計手法を構築し、それを実用するための諸提案を行い、その有効性を回路シミュレーションで示した。これらの結果は LSI 設計のみならず高速通信や高速センシング等への応用も期待され、申請者は北見工業大学博士(工学)の学位を授与される資格があるものと認める。